

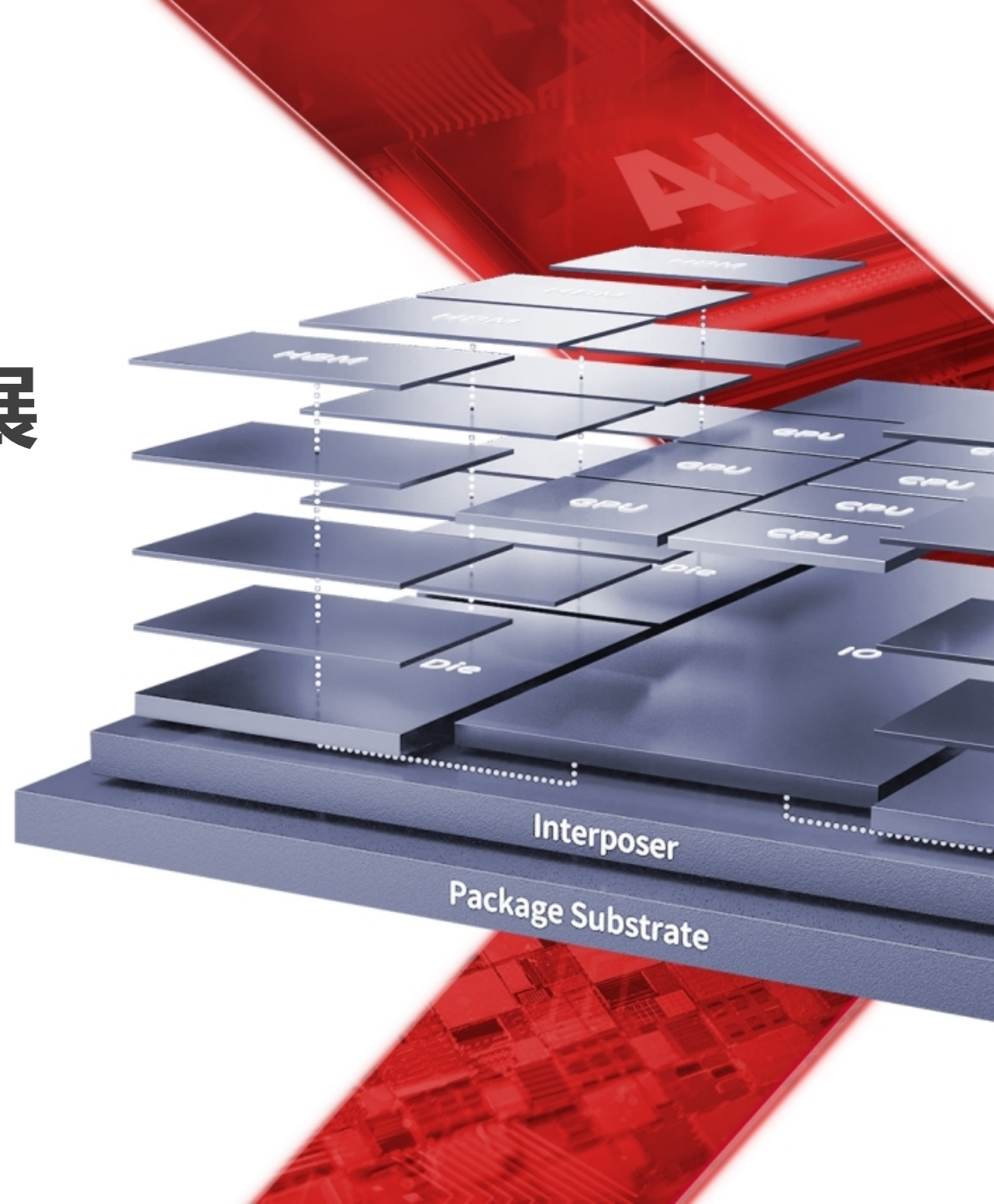
# Chiplet 集成先进封装发展 趋势与应用展望

代文亮 博士

芯和半导体科技（上海）股份有限公司 创始人、总裁

2025年07月18日

集成系统EDA专家



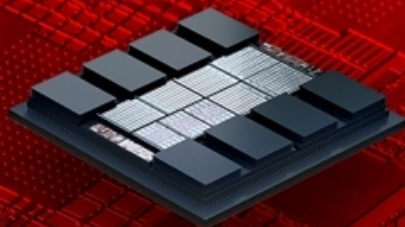
# 目录 CONTENT

1. AI 推动 Chiplet 先进封装持续演进
2. Chiplet 先进封装应用展望
3. 共建 RISC-V 与 Chiplet 产业发展生态



01

# AI 推动 Chiplet 先进封装持续演进



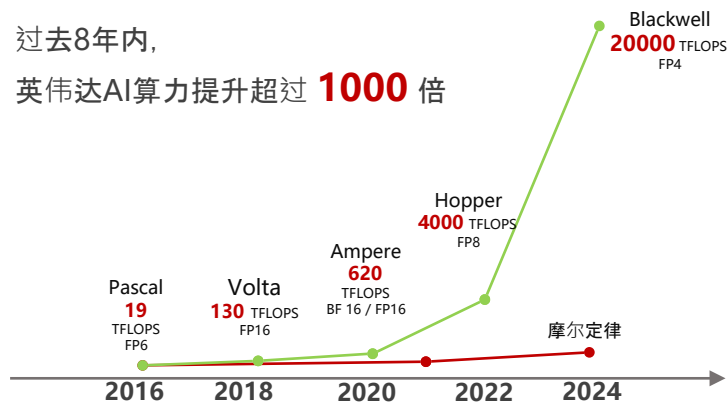
# AI 时代，算力需求爆发式增长



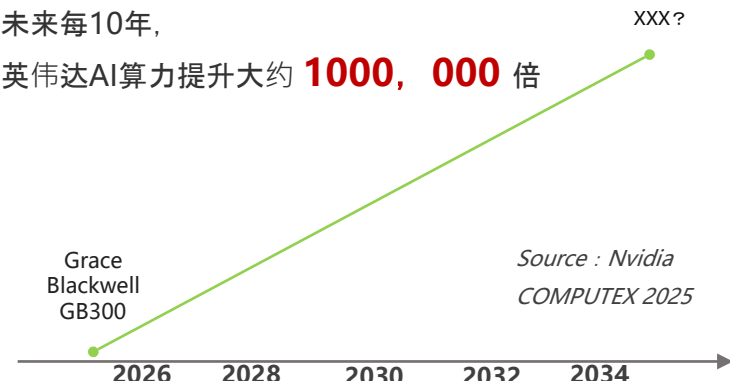
AI 模型训练与推理

2020	2021	2022	2023	2024	2025	202X	203X
OpenAI GPT-3 <b>1750亿</b>	Google Switch Transformer 16亿	Google PaLM <b>5400亿</b>	GPT-4 <b>8*2200亿</b> Meta Llama 2	Google Gemini Llama 3.3 <b>700亿</b>	DeepSeek V3 <b>6710亿</b> ( <b>370亿</b> ) 专家混合体	更多 参数 AI模型	万物 皆AI 应用

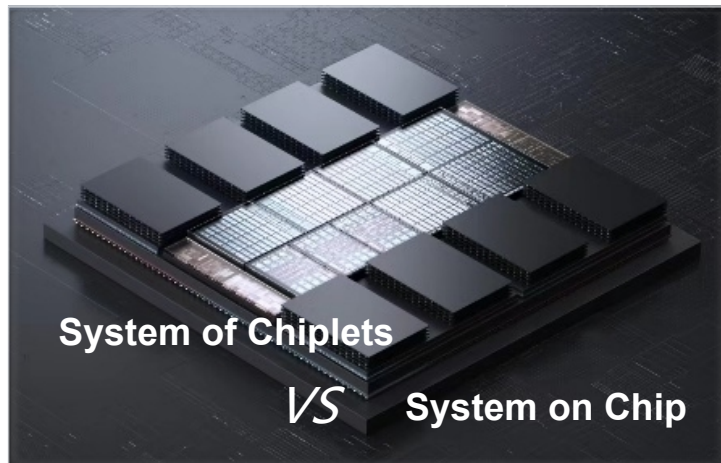
过去8年内，  
英伟达AI算力提升超过 **1000** 倍



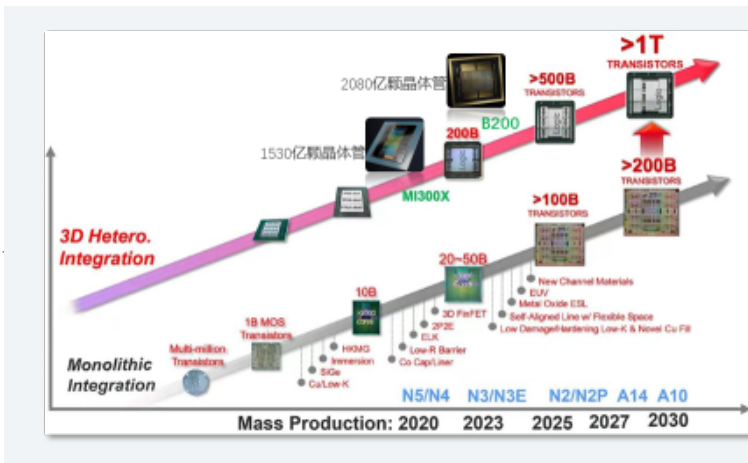
未来每10年，  
英伟达AI算力提升大约 **1000, 000** 倍



# Chiplet 先进封装使能传统 SoC AI 芯片突破瓶颈



1  
更高  
计算性能



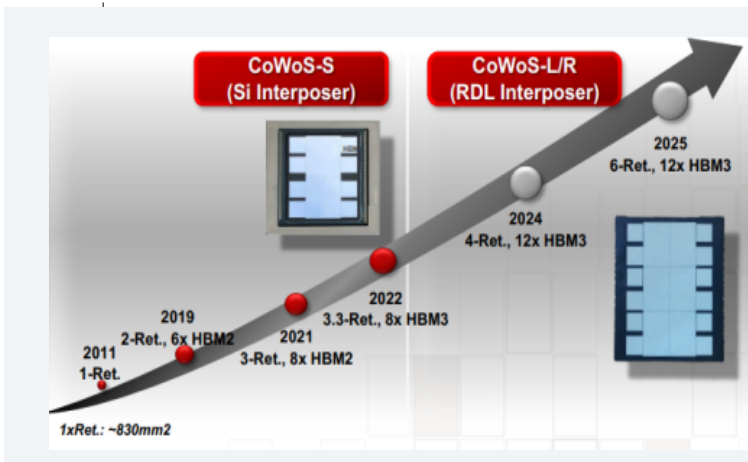
预测2030年，  
基于3D先进封装的晶体管规模将超过  
**10000** 亿，  
是传统SoC单片数量的  
**5** 倍

Source: TSMC

2  
更高  
功率能效



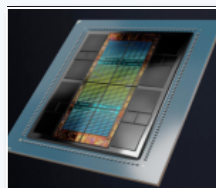
3  
更大  
芯片面积



2.5D/3D先进封装打破传统SoC单一架构限制，  
将芯片尺寸极限提高至  
**4-8** 倍  
光罩面积

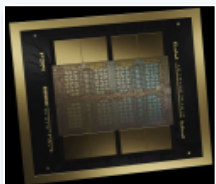
# Chiplet 先进封装广泛应用于高性能 AI 芯片

AMD



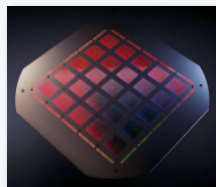
MI350X

NVIDIA



Blackwell 300

TESLA



Dojo

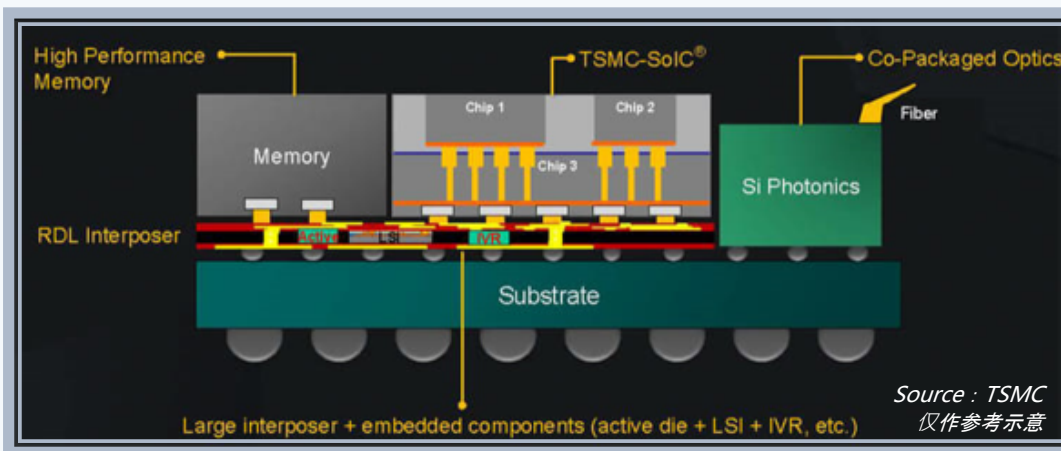
intel



Gaudi 3

1 AI 数据中心  
高性能计算芯片

2 AI 算力集群网络  
交换芯片

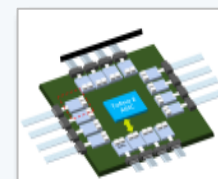


BROADCOM



CPO Switch

intel



CPO Switch

XPEEDIC 芯和半导体  
ACCELERATE YOUR IC DESIGN

Interposer

# Chiplet 先进封装发展趋势①：生态渐完善



**OIF** USR/XSR SerDes


**OPEN** Compute Project<sup>®</sup> OpenHBI / BoW

**UCle** Universal Chiplet Interconnect Express **IEEE**

CCITA 《小芯片接口总线要求标准

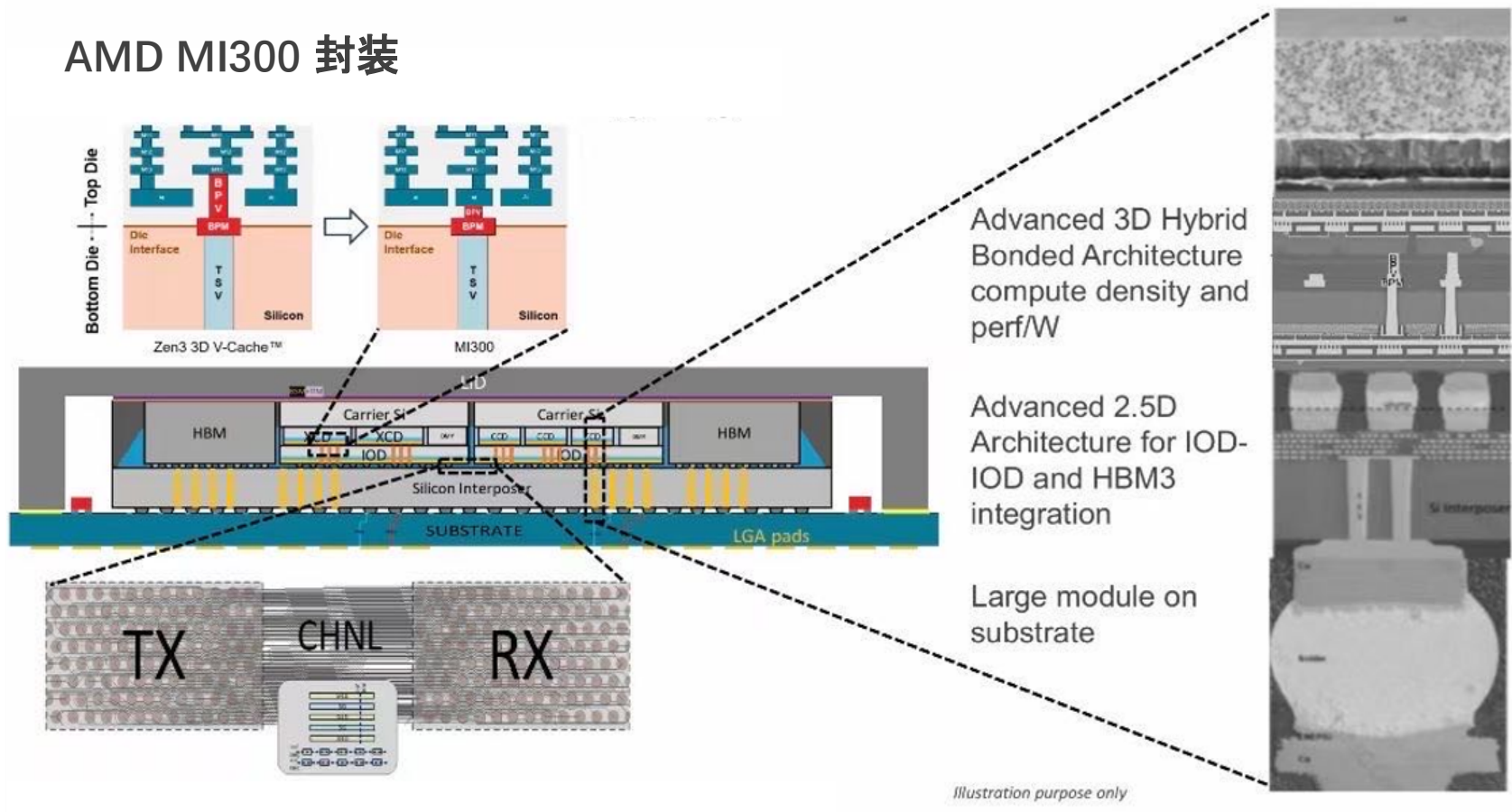
》

# Chiplet 先进封装发展趋势②：标准趋统一

D2D接口	 UCle Universal Chiplet Interconnect Express	BoW	AIB	XSR/USR	CCITA
使用情况	130多家会员单位	约10家单位	Intel及数十家第三方	工业标准/量产	小范围
封装类型	标准/先进	标准/先进	先进	Laminates	标准/先进
Bump间距	25-130 um	45-170 um	25-55 um	130-170 um	25 – 180 um
数据速率/Lane	4-32 Gbps	2-32 Gbps	2-6.4 Gbps	112 G / 224 G	5 – 32 Gbps
时延	<2 ns	<2 ns	<2 ns	~10 ns	NA
传输距离	<10 mm	<25 mm	<25 mm	<50 mm	<25 mm
误码率	<1E-15 to <1E-27	<1E-15	NA	<1E-15, <1E-6 W/ FFC	<1E-15
能耗	0.25-0.5 pJ/bit	0.3-0.5 pJ/bit	0.5-0.8 pJ/bit	1-4 pJ/bit	NA

# Chiplet 先进封装发展趋势③：集成度越高

## AMD MI300 封装



### 互连密度

2027	$10^9$
2023	$10^8$
2019	$10^7$

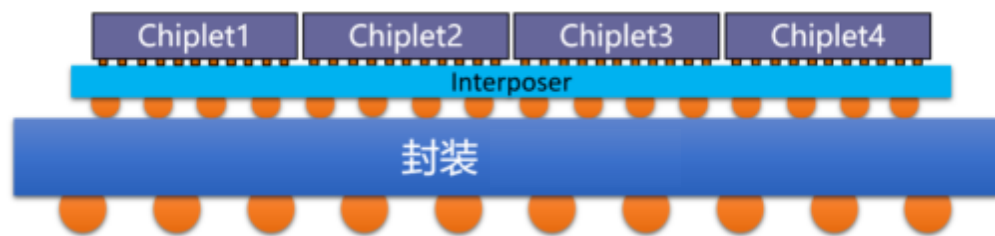
### RDL最小线宽/线距

2027	1um/1um
2023	2um/2um
2019	8um/8um

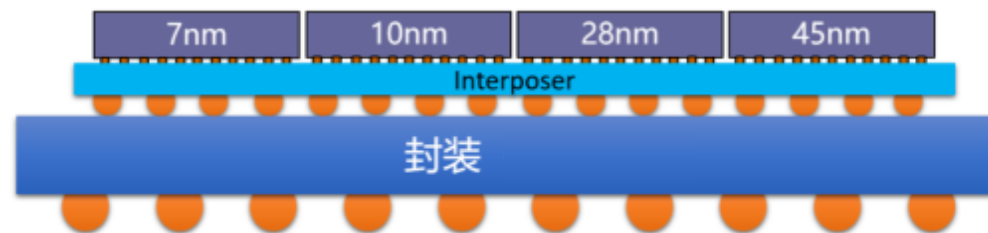
互连密度= (No. of lines per mm) \* (No. of vertical interconnects per mm<sup>2</sup>)

# Chiplet 先进封装发展趋势④：堆叠多样化

2.5D Chiplet

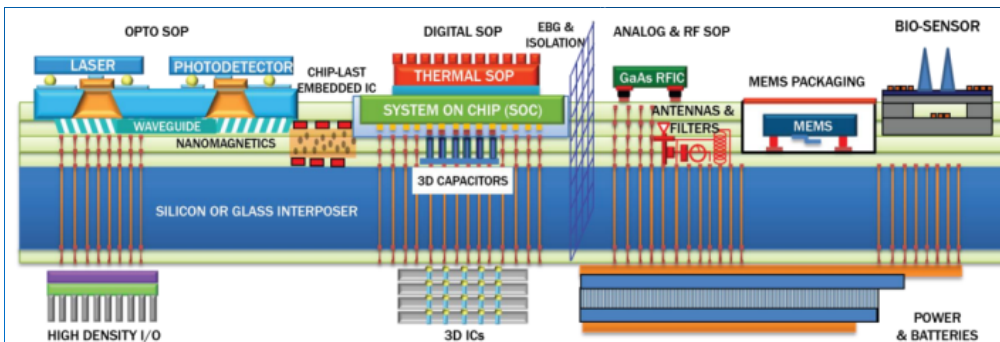


多工艺节点 2.5D Chiplet

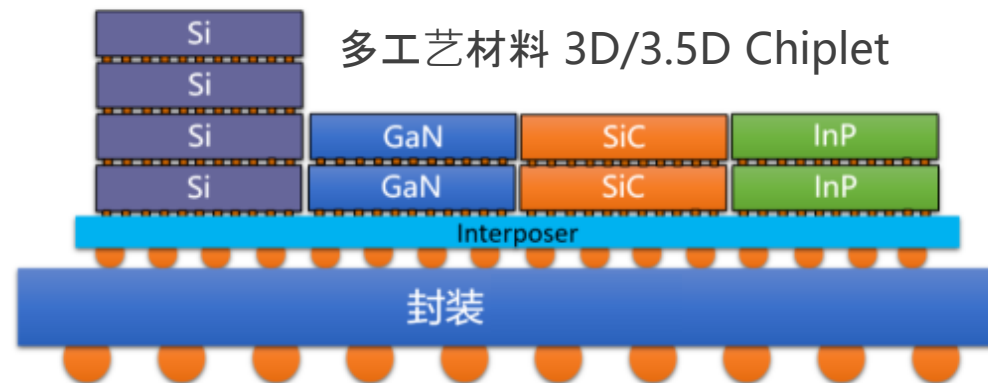


CoWoS & CoPoS 助力

感知、存储、计算、传输一体化集成芯片系统



多工艺材料 3D/3.5D Chiplet

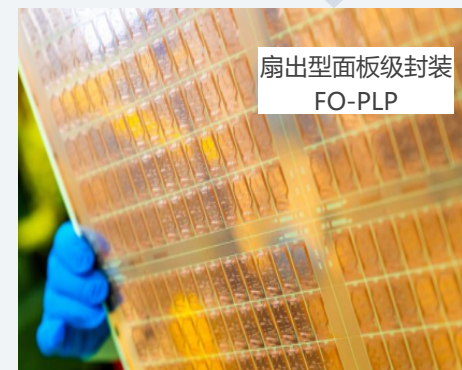
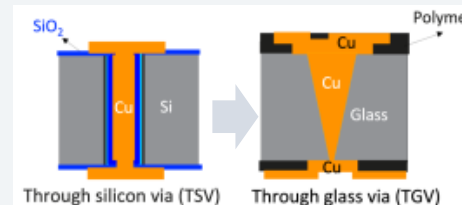


# Chiplet 先进封装发展趋势⑤：新材料催熟

	Glass	SC Si	Poly Si	Organic	Metal	Ceramic
电气性能	Good	Poor	Fair	Good	Poor	Good
大尺寸/平整度	Good	Fair	Good	Fair	Fair	Fair
导热性	Fair	Good	Good	Poor	Good	Fair
机械应力	Fair	Fair	Fair	Poor	Good	Fair
化学性能	Good	Fair	Fair	Fair	Poor	Fair
RDL成本	Fair	Poor	Fair	Fair	Poor	Poor
Si/PWB结合度	Good	Good	Good	Fair	Poor	Fair
材料成本	Good	Poor	Fair	Poor	Poor	Poor

■ Good    ■ Fair    ■ Poor

- 玻璃介电常数较低，大约硅材料的1/3，具有更好的高频特性，TGV 满足高速链路信号传输要求，降低传输能耗。
- 多层玻璃基板翘曲比传统有机基板小，可实现高密度布线和高可靠性。
- 玻璃基板在热学性能和物理稳定性方面表现出色，更耐高温。



TSV 向 TGV 演进

# Chiplet 先进封装发展趋势⑥：性能更挑战

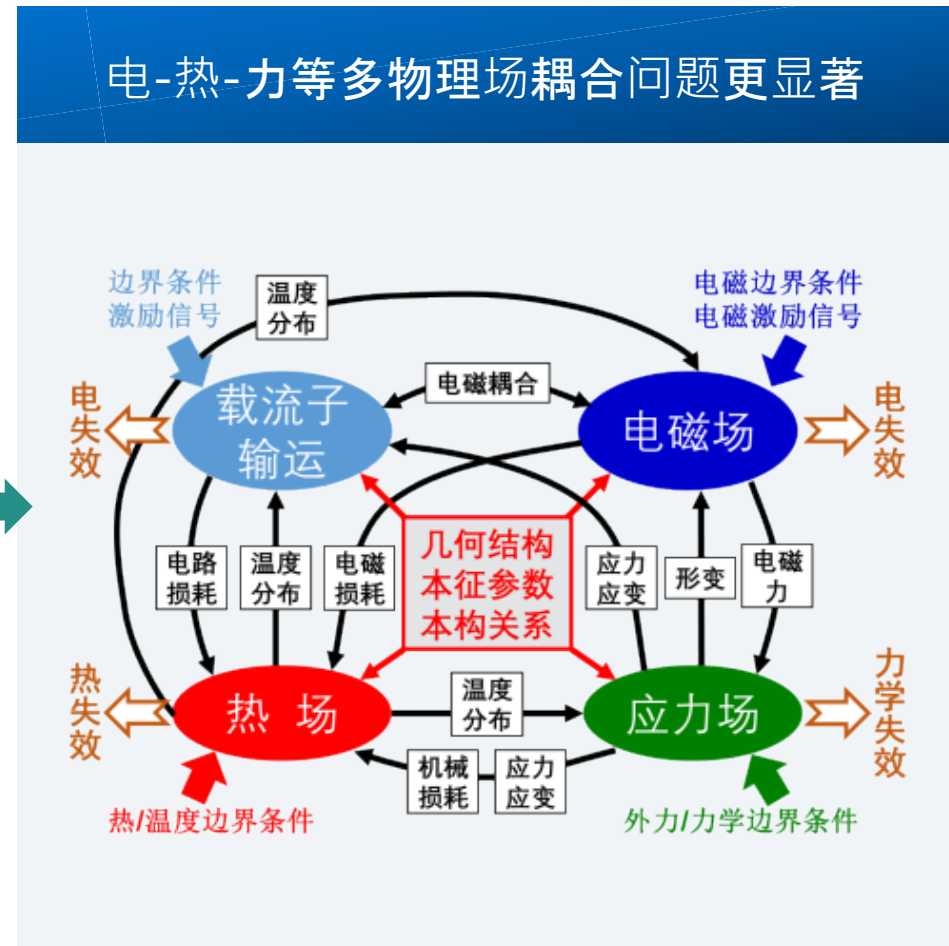
10000+ 瓦功耗  
芯片/系统级散热

10000+ mm<sup>2</sup>面积  
应力可靠性

10000+ 互连走线  
高密度布线

10+ Gbps速率  
SI 信号完整性

10000+ 瓦功耗  
PI 电源完整性

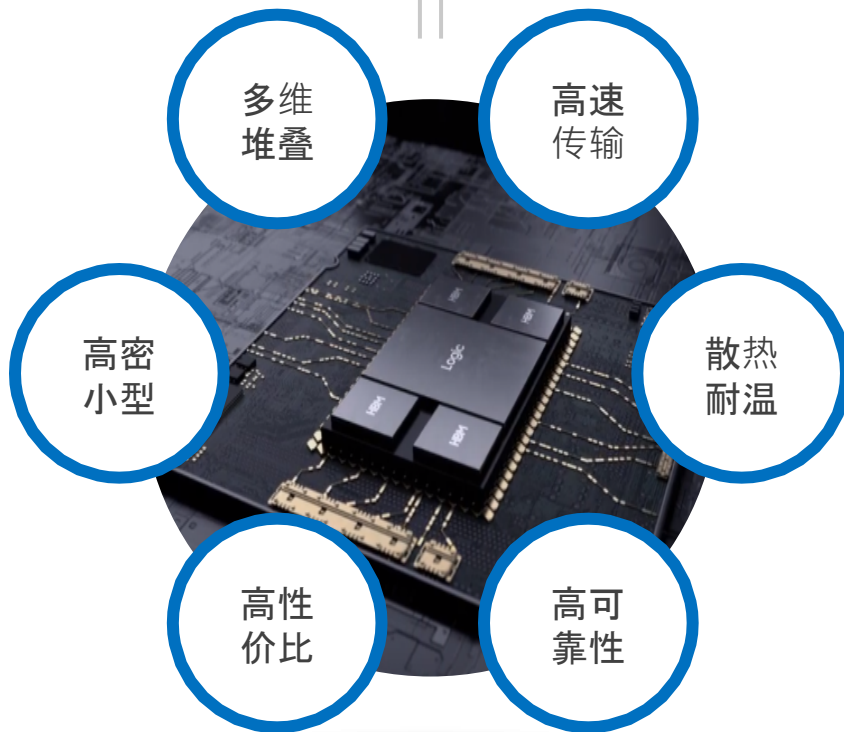


# Chiplet 先进封装发展趋势⑦：设计更复杂

- 物理实现需协同多维度仿真分析与优化流程，以及自动化、高精度、高效率 and 跨物理域处理的 EDA 平台

## 版图设计

- 架构探索
- 工艺选型
- 材料选型
- 原理图设计
- 顶层创建
- 布局规划
- 布线规则定义
- 版图绘制
- 文件输出



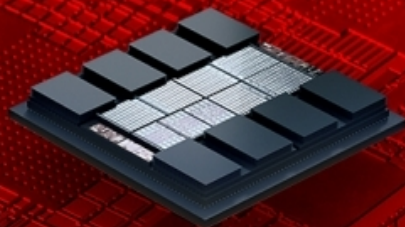
## 仿真验证

- 设计规则前仿真
- 信号完整性分析
- 电源完整性分析
- 寄生效应参数提取
- 电磁场仿真
- 电热协同仿真
- 热应力仿真
- 高阶可靠性分析
- 封装\板级协同仿真

统一数据管理和仿真驱动设计的EDA平台

02

# Chiplet 先进封装应用展望



# Chiplet 先进封装应用随着 AI 从云端向端侧下沉



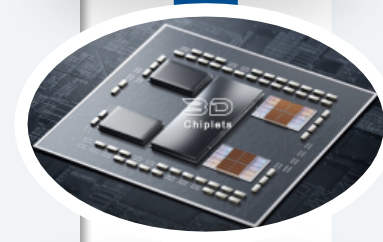
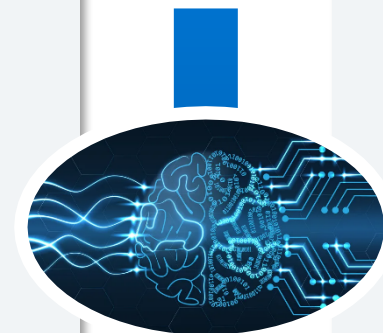
**数据中心**  
数据处理存储  
AI训练与推理  
数据交换传输



**智能汽车**  
自动驾驶ADAS  
智能座舱体验



**AI终端**  
意图识别响应  
数据处理存储



## 算力需求特征

### AI加速器

>5000 TOPS  
大带宽、高效  
AMD MI350X、Nvidia B300

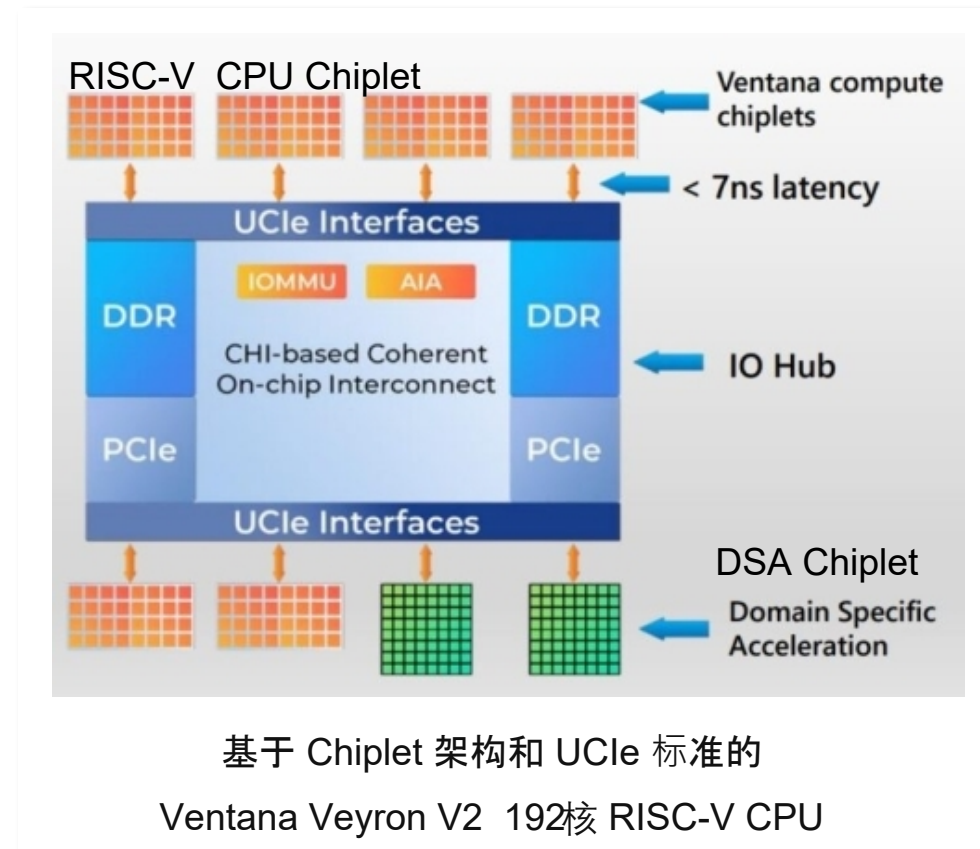
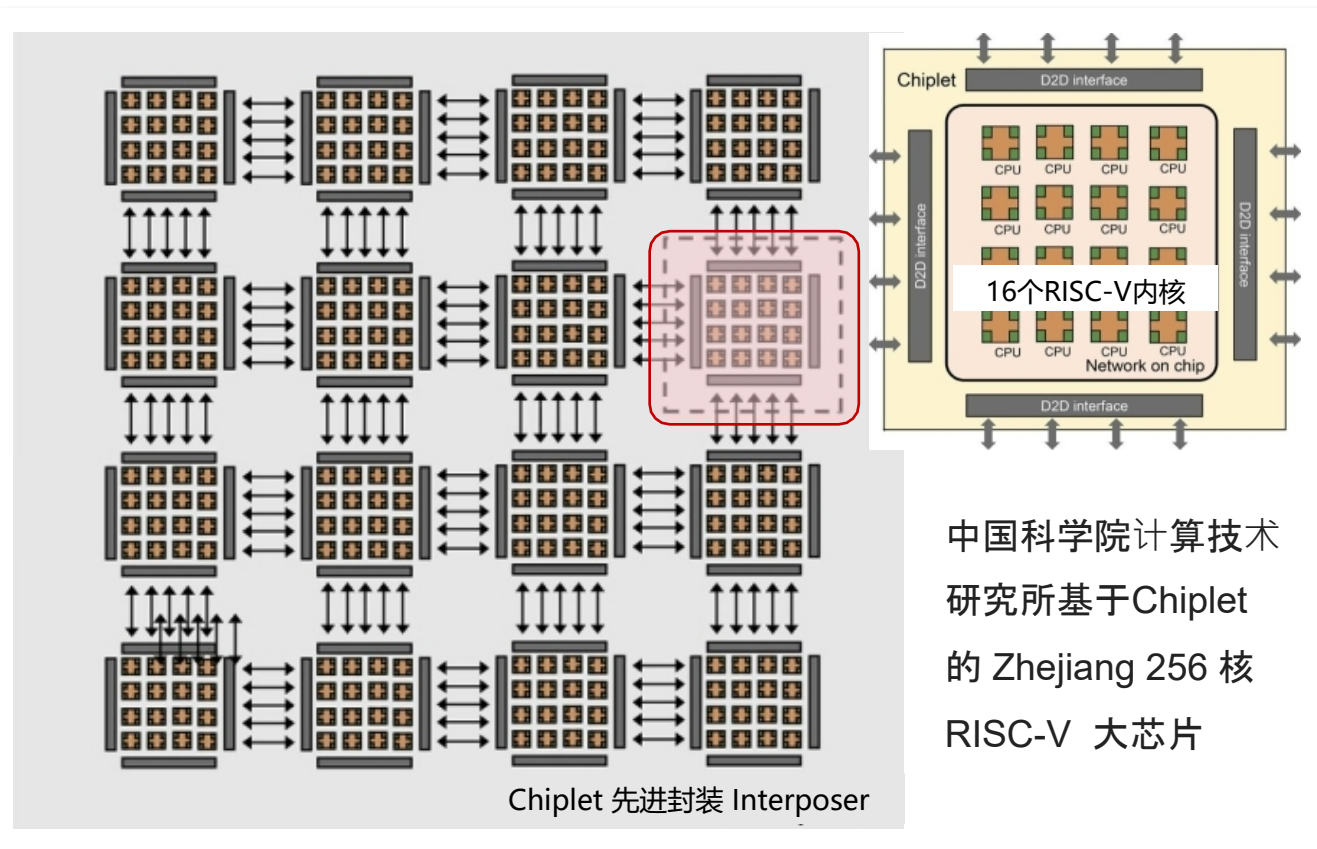
### 自动驾驶汽车

L4 : 200-2000 TOPS  
L5 : >2000 TOPS  
低时延  
Nvidia Thor-X-Super

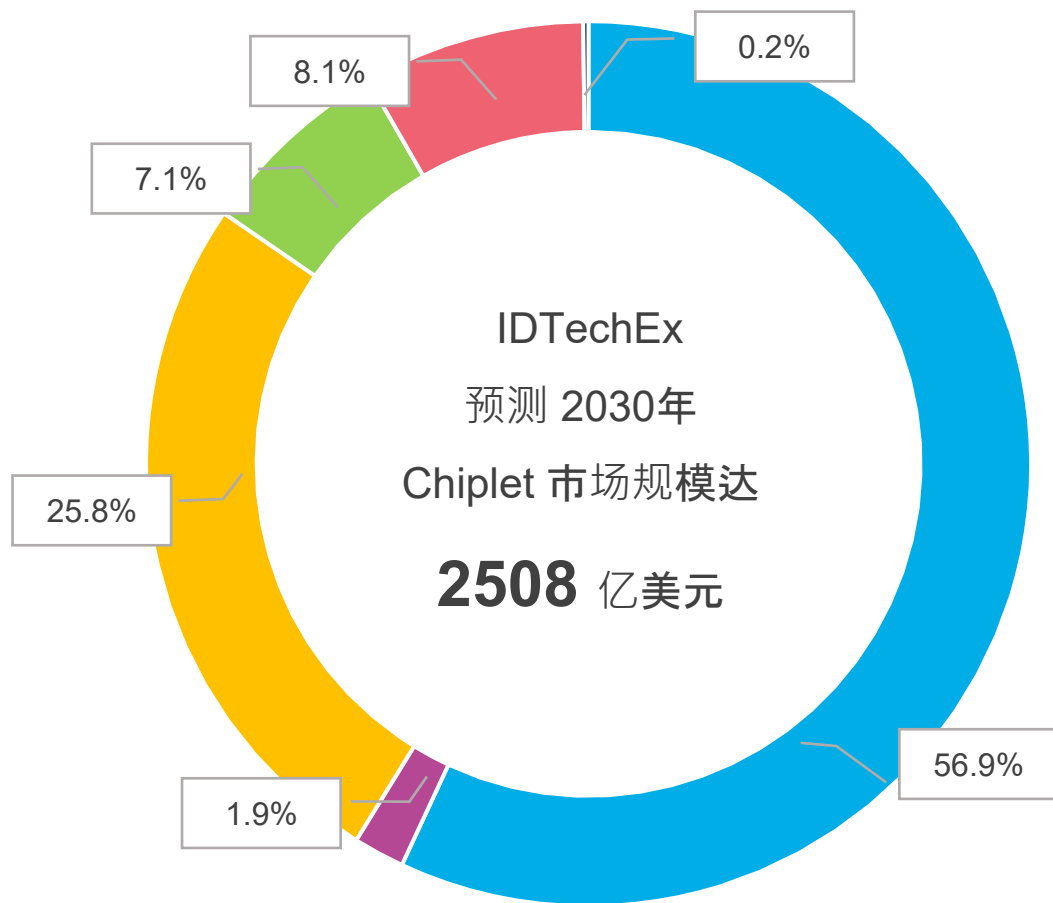
### 消费电子终端

20-50 TOPS  
小尺寸、低功耗  
Intel Meteor Lake

# Chiplet 先进封装支持 RISC-V 产业发展



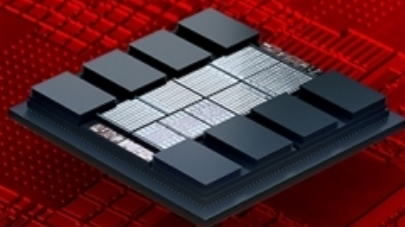
# Chiplet 应用市场规模将达 2508 亿美元



- **服务器**：高性能计算需求推动 Chiplet 大规模应用
- **电信、5G、IoT**：Chiplet 技术助力高效网络解决方案
- **PC**：增强性能和定制化是关键驱动力
- **手机**：Chiplet 技术助力提升功能性和效率
- **汽车行业**：多种功能的集成助力汽车创新
- **其它**：受益于 Chiplet 的模块化特性

03

# 共建 RISC-V 与 Chiplet 产业发展生态



# 芯和多物理场仿真 EDA 加速 Chiplet 先进封装设计



## Metis 平台主要功能与关键特性

- 一体化的 SI / PI / 电热仿真流程
- 跨尺寸建模与自适应几何网格处理
- 微结构精确建模与高密度IO高效仿真
- AI加持的自动化仿真求解设置
- 分布式并行求解，支持多元化算力
- 适用于IC、Interposer和Package场景
- 2.5D/3D先进封装布线从“月”到“周”的效率提升

基于仿真驱动的架构探索和设计优化

**架构定义**

功能需求约束:

- 性能
- 功耗
- 形状
- 尺寸
- 面积
- 热

Chiplet	Chiplet
Silicon IP	Silicon IP
SRAM	SRAM
DRAM	IOs
FRAM	TSV/Bump/Package
RRAM	Package
MRAM	...

**可行性**

- 逻辑拆分/组合
- 工艺选择

28nm		
45nm		
Memory		5nm
Logic	Memory	Analog

**原型创建/Floorplan布局**

Control Bluff, Stack Core, Memory Capacitor, Electric Mechanical Change

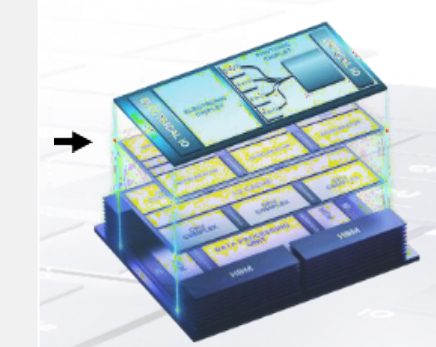
**异构集成实现**

3D Floorplan, 3D设计实现

**Signoff分析**

- Timing
- Power
- Thermal
- SI/PI
- EMIR
- DRC/LVS
- ...

生产制造和测试



# 共建 RISC-V 与 Chiplet 产业发展生态

## Interposer-PKG-PCB设计与仿真平台

- 原理图/版图设计工具
- SI/PI/多物理场仿真工具
- 自动化管理平台
- 支持主流工艺与丰富的第三方模型库



IRIS Genesis Metis Hermes Notus



XDS Boreas Channel Expert Snp Expert .....

## RISC-V 芯片与系统



持续服务  
优化迭代



从芯片到系统的  
设计与多物理场仿真EDA

云数据中心 (AI, 云计算)

边缘计算 (网络交换处理)

端侧应用 (物联网, 汽车电子)

Chiplet 集成芯片与系统

国产自主, 持续供应  
优势竞争, 引领产业



# **XPEEDIC** 芯和半导体

ACCELERATE YOUR IC DESIGN



官方微信